

Tentamen Elektronische Schakelingen

Datum: vrijdag 22 juni 2001
Tijd: 14.00-17.00

Vul in uw naam en studienummer:

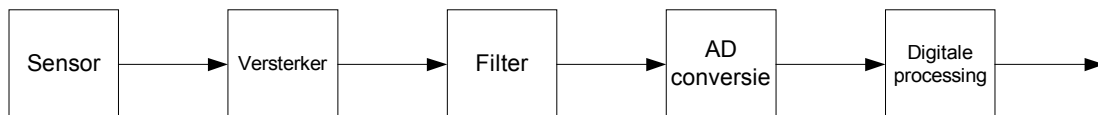
Naam:.....
Studienummer:

Cijfer:.....

Dit tentamen is een "open boek" tentamen. Het gebruik van een rekenmachine is toegestaan. Gebruik deze opgavenbladen ook voor het noteren van de antwoorden in de aangegeven ruimtes, maar houdt ze beknopt. Eventueel kunt u extra bladen gebruiken die u dan duidelijk van uw naam moet voorzien.

Prefix reminder: micro = 10^{-6} , nano = 10^{-9} , pico = 10^{-12} , femto = 10^{-15} , atto = 10^{-18}

De moderne auto's van tegenwoordig zitten boordevol high-tech elektronica. Tijdens het rijden in de auto worden er zeer veel processen en omgevingsfactoren in de gaten gehouden door middel van sensorsystemen. Denk hierbij aan zaken als ABS, brandstofinspuiting, uitlaatgasmeting, buitentemperatuur, ijsvorming op de wegen en nog veel en veel meer. Deze elektronica moet zeer robuust zijn. Je wilt natuurlijk nadat je een dagje met de auto naar het strand bij Costa del Sol geweest bent, dat de auto direct start zonder problemen. Dat de auto daar een dagje heeft staan bakken in het zonnetje mag niet van invloed zijn. Een heel andere situatie is wanneer je in de winter eens een keer meegedaan hebt (of bent wezen kijken) bij een elfstedentocht en je auto heeft de hele dag op een parkeerplaats in een gure noordenwind gestaan, ook dan moet de auto zonder problemen starten. Door het gebruik van sensoren is de auto bestand gemaakt tegen een groot aantal van dit soort invloeden. Veel van de meetsystemen in de auto's, en algemener veel meetsystemen, hebben een specifieke opbouw. Dit is blokschematisch aangegeven in figuur 1.



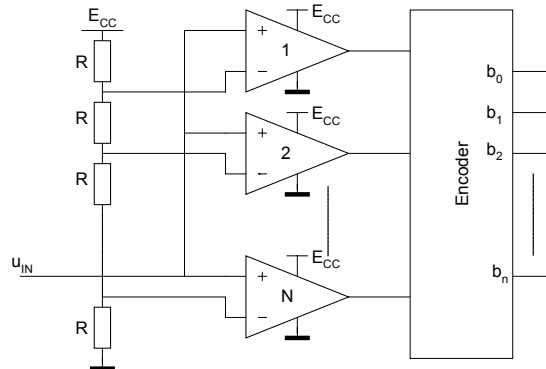
Figuur 1: blokschema van een meetsysteem

Aan het begin van de keten zit een sensor die hetgeen we willen meten omzet in een elektrisch signaal, dit kan bijvoorbeeld de benzine flow zijn of de temperatuur van de koelvloeistof. Vaak kan een sensor niet zomaar op een elektronische data-processor aangesloten worden, er is een aanpassing nodig; denk bijvoorbeeld aan impedantieniveaus en versterking. Data processing gebeurt vaak met een microprocessor. Dit kan op een relatief goedkope manier maar ook op een zeer flexibele manier: wanneer een andere processing gewenst is, is het een kwestie van andere software en het is geregeld. In de top klasse van BMW zitten bijvoorbeeld circa 25 dedicated microprocessoren die een veelheid van informatie verwerken afkomstig van nog veel meer sensoren. Microprocessoren verwerken digitale signalen. Dit betekent dat de signalen afkomstig van de sensor (die meestal analoog zijn) omgezet moeten worden van analoog naar digitaal (AD conversie). Om te voorkomen dat storende signalen de AD conversie nadelig beïnvloeden vindt er voor deze conversie eerst filtering plaats.

Dit tentamen zal inzoomen op verschillende aspecten van dit data-acquisitie systeem.

4.AD conversie (19 punten)

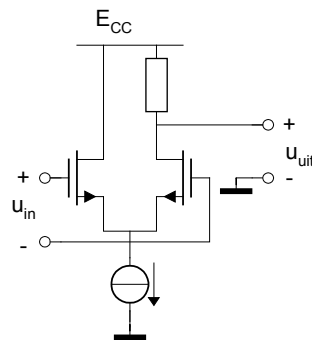
De analoog-digitaal-omzetter wordt ontworpen volgens het “flash” (Nederlands: flits) principe: in één stap, binnen één klokperiode, wordt de omzetting in het binair gecodeerde digitale domein gemaakt. Het principe van een dergelijke A/D omzetter is weergegeven in Figuur 4.



Figuur 4: Principeschema flash AD omzetter

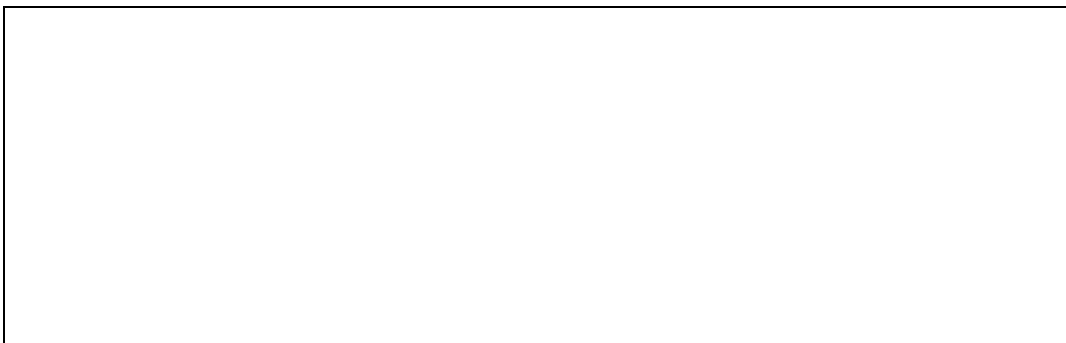
Duidelijk herkenbaar zijn een weerstandsladder (R, R, R, \dots, R) tussen de voedingslijnen (E_{CC} en $0V$) en een grote hoeveelheid (verzadigende) operationele versterkers, waarvan deingangsspanning bestaat uit het verschil tussen een constante spanning afkomstig van de weerstandsladder en deingangsspanning van de A/D omzetter (u_{in}). Ten gevolge van het verzadigen van de operationele versterker zet elke operationele versterker deingangsspanning om in een “0” of een “1” afhankelijk van het teken van de waarde van zijningangsspanning. Iedere operationele versterker werkt hier dus als één-bits A/D omzetter. Door de juiste logische combinatie te maken van alle nullen en éénen kan een meer-bits A/D omzetter gerealiseerd worden.

Voor de ingangstrap (het eerste deel) van de verzadigende operationele versterker gebruikt men meestal een “verschilpaar,” een combinatie van twee (gelijke) transistoren, waarvan de NMOS uitvoering is weergegeven in Figuur 5.



Figuur 5: NMOS verschilpaar

- 4.1 Teken het schema van een verschilpaar dat precies dezelfde overdracht realiseert maar nu met PMOS transistoren.

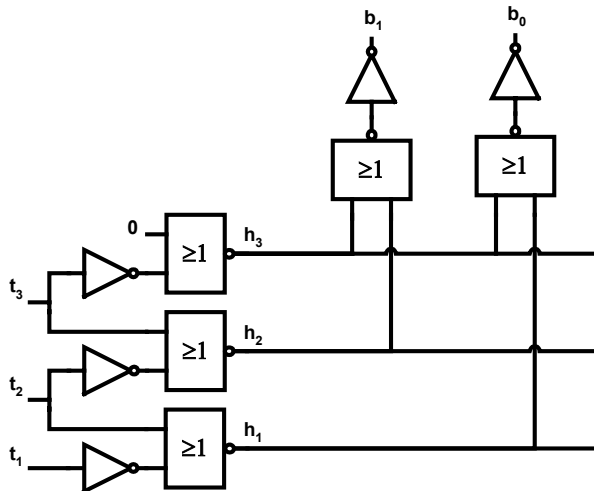


5. Digitale code omzetter (29 punten)

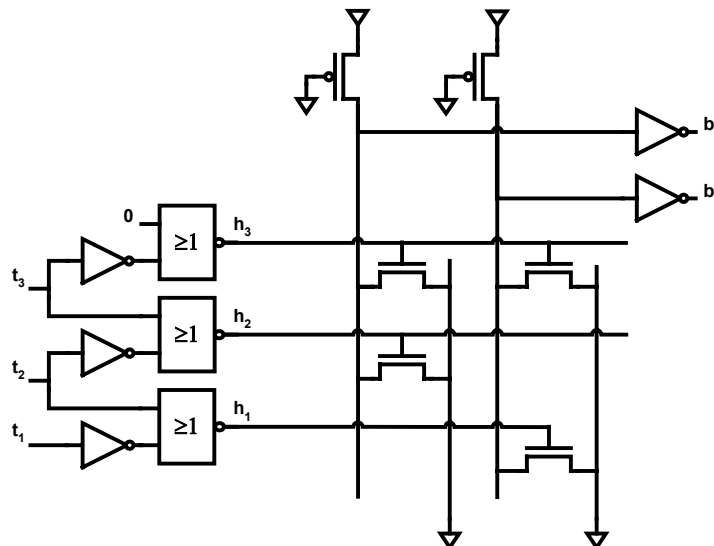
Voor deze vraag moeten de technologie gegevens van de draft 2^e editie van Rabaey gebruikt worden, zoals ook (gedeeltelijk) samengevat op de design-data bladen. De gehanteerde ontwerpregels komen uit de 1^e editie. λ is $0.125 \mu\text{m}$ en V_{DD} is 2.5 V .

Deze vraag zal de encoder (code omzetter) uit figuur 4 behandelen. Neem in het vervolg aan dat de besproken AD-omzetter een 6-bits omzetter is. De encoder logica krijgt als ingangen de $2^6 - 1 = 63$ uitgangen van de verzadigende operationele versterkers en produceert een 6-bits binaire codering van het sensor signaal. Merk op dat de uitgangen van de operationele versterkers een zogenaamde thermometer code afgeven: als bit i hoog is zijn alle "lagere" bits ook hoog. De encoder heet dan ook wel een *thermometer-naar-binair* omzetter. Zo'n omzetter kan elegant gemaakt worden door de thermometer code eerst om te zetten naar een 1-hoog code, waarbij het aantal bits gelijk blijft maar alleen het hoogste aan-bit van de thermometer code aan gezet wordt in de 1-hoog code. Alle andere bits zijn dan laag. Deze 1-hoog code stuurt dan weer een aantal NOR poorten (één per uitgangsbite) die de inverse van de uitgangsbits produceren, 6 invertoren leveren uiteindelijk het binaire signaal $\langle b_5-b_0 \rangle$. Iedere NOR-poort heeft 32 ingangen, omdat van de (6-bits) binaire getallen van 0 t/m 63 er voor iedere bit-positie er steeds 32 met een "0" en 32 met een "1" zijn.

Het principe is hieronder geïllustreerd voor een 2-bits AD omzetter. Hier vormt $\langle t_3-t_1 \rangle$ de thermometer code, $\langle h_3-h_1 \rangle$ de 1-hoog code en $\langle b_1-b_0 \rangle$ het binaire signaal.



Voor de NOR-poorten die gestuurd worden door $\langle h_3-h_1 \rangle$ zullen we pseudo-NMOS NOR poorten gebruiken. Het schema voor 2 bits wordt dan als volgt.

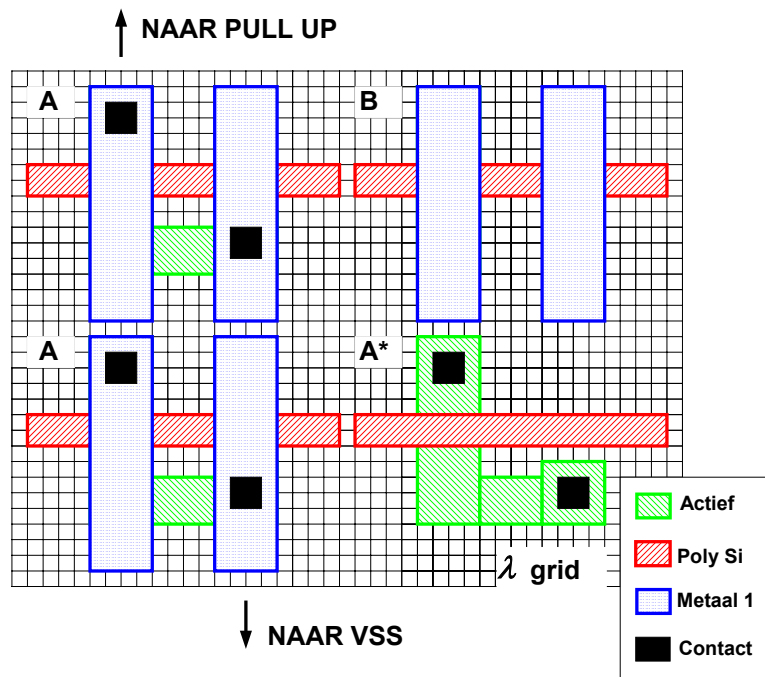


Het zou door een aantal logische manipulaties (te beginnen met het verwisselen van de + en – ingangen van de operationele versterkers) ook mogelijk zijn om (pseudo-NMOS) NAND poorten te kunnen gebruiken. Je hoeft dat niet na te gaan, maar als je dat zou doen zou je kunnen zien dat in dat geval de uitgangsinvertoren niet meer nodig zijn, wat dus in principe een vereenvoudiging is.

5.1 Waarom is deze wijziging toch onwenselijk?



De layout van de NOR-poorten heeft een regelmatige opbouw, het pull-down gedeelte bestaat uit 2 verschillende typen “tegels” zoals gegeven in onderstaande figuur. Tegel *A* is met pull-down transistor, en tegel *B* is zonder pull-down transistor. In de figuur is tegel *A** hetzelfde als tegel *A*, maar het metaal masker is niet getekend om de precieze vorm van het actieve gebied te kunnen bepalen. Het grid is een λ -grid. Natuurlijk horen in de uiteindelijke layout de tegels tegen elkaar geschoven te worden. Iedere rij correspondeert met een bepaalde uitgangswaarde en iedere kolom met een uitgangsbij.



5.2 Wat is de opbouw van de rij tegels die correspondeert met uitgangswaarde 13 (decimaal)? De meest linkse letter is voor het hoogst-waardige bit. Omcirkel het juiste antwoord.

- A AABBAB
- B BBAABA
- C BABBA
- D ABAABB

5.3 Gegeven dat de lengte van de pull-up transistoren in de pseudo-NMOS NOR gate 10λ ($=1.25 \mu\text{m}$) is, wat moet dan de maximale breedte (in λ) zijn van deze transistoren zodanig dat het laag-nivo $< 0.1 \text{ V}$ is? Rond naar beneden af naar een gehele waarde van λ . De pull-up transistor zal bij de gegeven kanaallengte en voedingspanning geen snelheidsverzadiging vertonen. Verwaarloos ook de kanaallengte modulatie.

$W \leq \dots \lambda$
Berekening:

5.4 Bereken de effectieve capaciteit C_{eff} van tegel type A voor de laag-naar-hoog propagatietijd t_{plh} . Neem de juiste K_{eq} uit voorbeeld 5.3 van Rabaey draft 2^e editie. Neem alleen de bijdragen van onderstaande tabel en verwaarloos de capaciteit van het metaal, deze is klein t.o.v. de andere capaciteiten. Vul uw (deel-) uitkomsten in in onderstaande tabel.

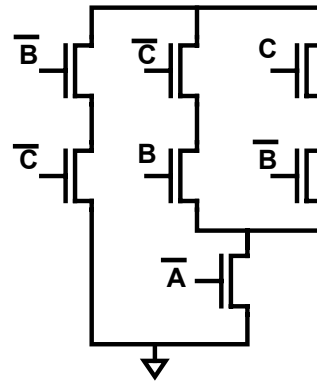
Bijdrage	Afmetingen in λ, λ^2	Afmetingen in μ, μ^2	K_{eq}	C [fF]
Diffusie oppervlak	λ^2	μ^2		
Diffusie rand	λ	μ		
Gate overlap	λ	μ	1	
Totaal	XXX	XXX	XXX	

5.5 Stel nu dat de effectieve capaciteit van tegel A en B gegeven worden door respectievelijk 1 fF en 0.2 fF en dat de pull-up breedte gegeven wordt door $W=10 \lambda$ (niet de goede antwoorden op de vorige vragen). Neem verder aan dat de alle andere capaciteiten (zoals de ingangscapaciteiten van de invertoren) verwaarloosd mogen worden. De lengte van de pull-up transistor is nog steeds 10λ . Wat is dan de t_{plh} van de pseudo-NMOS NOR poorten? Voor deze berekening moet een stroomformule gebruikt worden, want R_{on} uit tabel 3.3 is afgeleid voor een transistor met een kanaallengte van $0.25 \mu\text{m}$.

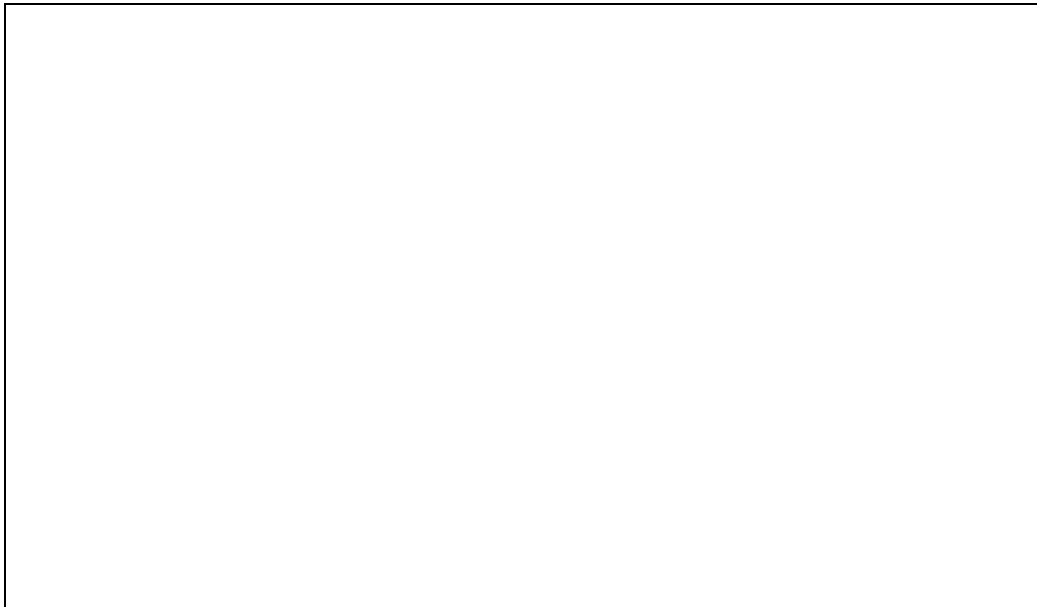
$T_{\text{plh}} = \dots \text{ ns}$
Berekening:

Een potentieel probleem bij flash AD omzeters zoals hier besproken is het optreden van zogenaamde luchtbel-fouten in de thermometer code. Bijvoorbeeld tengevolge van het niet gelijk zijn van alle vertragingen in de schakeling, zullen niet alle thermometer uitgangen precies op tijd schakelen. Het resultaat is dat er soms een nul kan staan tussen een reeks éénen. Dit lijkt op een luchtbel in een kwikbuis, vandaar de naam. Een luchtbelfout geeft natuurlijk aanleiding tot een foute waarde aan de binaire uitgang, omdat er meer dan één rij van de NOR poorten actief is. Het effect van luchtbelfouten kan verminderd worden door een zogenaamde “democratische schakeling” waarvan de waarheidstabel hieronder links gegeven is. De uitgang is één wanneer de meerderheid van de ingangen één is. Er worden dan 63 van deze schakelingen aan de uitgangen van de operationele versterkers geplaatst.

A	B	C	D
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



5.6 Het transistorschema van het pull-down netwerk van een complementaire CMOS uitvoering van deze democratische schakeling is hierboven rechts gegeven. Teken hieronder het bijbehorende pull-up netwerk. Geef bij iedere gate duidelijk de ingang aan.



5.7 Dimensioneer de transistoren (geef de W/L verhouding) van het pull-down netwerk, zodanig dat de worst-case effectieve R_{on} overeenkomt met de R_{on} van een inverter met 2 x minimum drive sterkte. Geef uw antwoorden weer in de *bovenstaande* figuur van het pull-down netwerk.