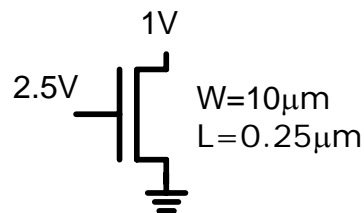


Oefenopgaven 1 – Devices

Opgave 1.1

Beschouw onderstaande transistor. De technologie is de $0.25\mu\text{m}$ technologie uit het boek, maar we nemen $\lambda=0$ en $V_{\text{DSAT}}=\infty$. (Opm.: De zinsnede ‘...is de $0.25\mu\text{m}$ technologie uit het boek’ betekent dat alle gegevens, tenzij ze niet expliciet anders gegeven zijn, te vinden zijn op de binnenkanten van de voorflap en achterflap van het boek. Wanneer er geen gegevens vermeld zijn moeten ook de gegevens uit het boek aangenomen worden. Deze uitleg zal meestal niet expliciet vermeld worden.)



a. Bepaal het werkgebied van de transistor.

Werkgebied: **linear**

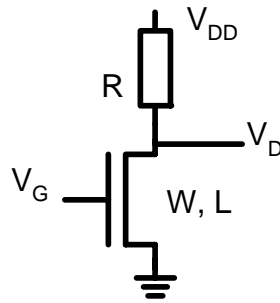
b. Bereken de drain stroom I_d . Geef ook de hoofdstappen van de berekening.

$I_d =$ **7.2mA**

Berekening:

Opgave 1.2

Beschouw onderstaande schakeling.



a. Neem aan dat de transistor in het lineaire (=triode = resistieve) gebied ingesteld is. Geef de symbolische circuitvergelijking voor de spanning V_D . Weer geldt de technologie uit het boek met $\lambda=0$ en $V_{DSAT}=\infty$. Opm.: met de symbolische circuitvergelijking wordt een vergelijking bedoeld zonder getallen, maar met alleen de parameters.)

$$I_D = \frac{V_{DD} - V_D}{R} = k \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad V_D = V_{DS}$$

b. Neem nu $R = 170\Omega$, $V_{DD} = V_G = 2.5V$, $W=10\mu\text{m}$, $L=0.25\mu\text{m}$. Bepaal de spanning V_D , aannemende dat de transistor in het lineaire gebied is ingesteld.

$$V_D = 1.15V$$

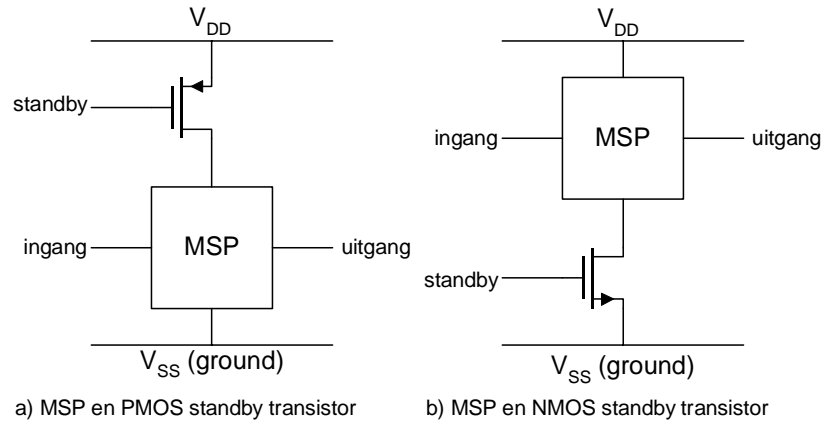
Berekening (hoofdstappen):

c. Verifieer dat de transistor bij de uitkomst V_D van het vorige onderdeel inderdaad in het lineaire gebied is ingesteld.

Bewijs: V_{DS} is kleinste spanning van $V_{GS}-V_T$, V_{DS} , V_{DSAT}

Opgave 1.3 (tentamen 26 augustus 2004)

Beschouw nu een schakeling die in een accu-gevoed systeem opgenomen wordt, zoals bijvoorbeeld een mobiele telefoon. Ter verlenging van accu levensduur is het van belang om de schakeling in een standby mode te kunnen zetten waarbij er geen (of zo weinig mogelijk) stroom aan de accu onttrokken wordt. Zie onderstaand principe schema. Hier duidt 'MSP' een mixed-signal-processor aan die stroomloos gemaakt moet worden, de functie van dit onderdeel doet er verder niet toe. Dit onderdeel kan stroomloos gemaakt worden door met een transistor te schakelen in de V_{DD} of V_{SS} (aarde=ground) aansluiting van de MSP. Zie onderstaande figuur voor de twee alternatieven.



De standby transistor, zowel in schakeling a) als b), moet de maximaal benodigde stroom voor de MSP zonder noemenswaardige spanningsval over deze transistor kunnen voeren. De MSP, inclusief de standby transistoren, wordt gemaakt in de $0,25 \mu\text{m}$ technologie uit de 2e editie van Rabaey. Ga uit van de transistorparameters van de binnenkant achterflap (of bijlage). De voedingsspanning is $2,5\text{V}$.

Beschouw nu schakeling a) (met de PMOS transistor).

Gevraagd:

- a. In welk werkgebied staat de transistor als standby = 0 (oftewel, de gate van de PMOS is laag) en $|V_{ds}| < 0.1\text{V}$?

Werkgebied: Linear
Verklaring: zie uitwerking van tentamenopgave

- b. Bepaal de minimale breedte van de PMOS transistor (bij $L=0.25 \mu\text{m}$), zodanig dat $|V_{ds}| < 0.1 \text{ V}$ bij $|I_{ds}| = 10 \text{ mA}$.

$W_{\min} = \mathbf{417 \mu\text{m}}$
Berekening: zie uitwerking van tentamenopgave

c. Waarom moet je bovenstaande berekening doen m.b.v. de stroomformule(s) van de transistor en kun je niet werken met R_{eq} ?

Verklaring: zie uitwerking van tentamenopgave

d. Waarom is het van belang om de standby transistor (en in het algemeen de hele schakeling) zo klein mogelijk te maken?

Verklaring: zie uitwerking van tentamenopgave

Moderne IC fabricage processen bieden soms een keuze voor de drempelspanning van de transistoren. Neem nu aan dat er de volgende mogelijkheden zijn, genaamd ‘Standaard’ en ‘low- V_t ’.

	<i>NMOS</i>		<i>PMOS</i>	
Standaard	NMOS1	$V_{t0} = 0.43V$	PMOS1	$V_{t0} = -0.4V$
low-V_t	NMOS2	$V_{t0} = 0.3V$	PMOS2	$V_{t0} = -0.3V$

Verder zijn alle transistorparameters gelijk aan de standaardparameters voor NMOS en PMOS uit de 2^e editie van Rabaey, de low- V_t transistoren verschillen alleen wat betreft de drempelspanning van hun ‘standaard’ tegenhangers.

e. Gevraagd: Met welk type transistor kan de standby-transistor het kleinste worden?

<input type="checkbox"/> NMOS1 (standaard)	<input checked="" type="checkbox"/> NMOS2 (low V_t)	<input type="checkbox"/> PMOS1 (standaard)	<input type="checkbox"/> PMOS2 (low V_t)
---	---	---	--

Verklaring: zie uitwerking van tentamenopgave

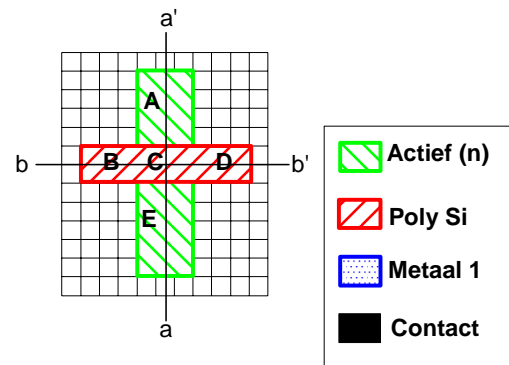
Oefenopgaven 2 – Process

Opgave 2.1

Beschouw nevenstaande layout van een transistor met layer map.

a. Geef voor ieder van de aansluitingen gate, source, drain aan uit welke letters A-E (zie de layout) het gebied bestaat.

G: B C D	S: E of A	D: A of E
-----------------	------------------	------------------



b. Teken een doorsnede langs a-a' en b-b'

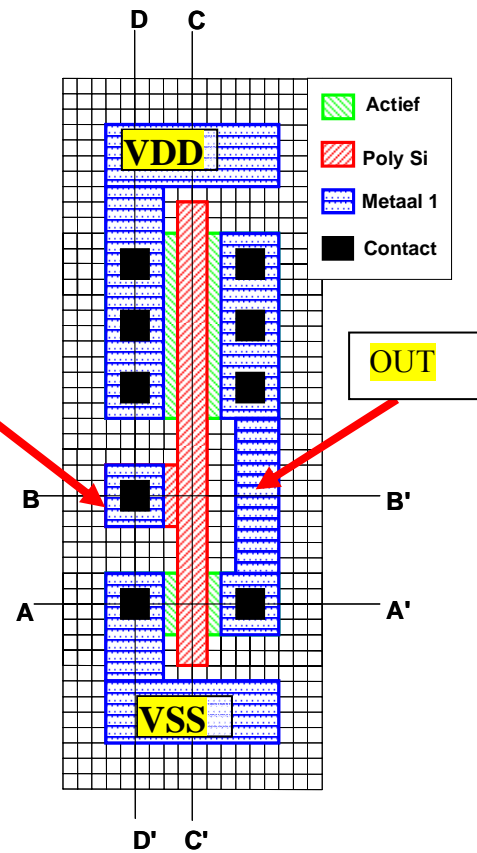
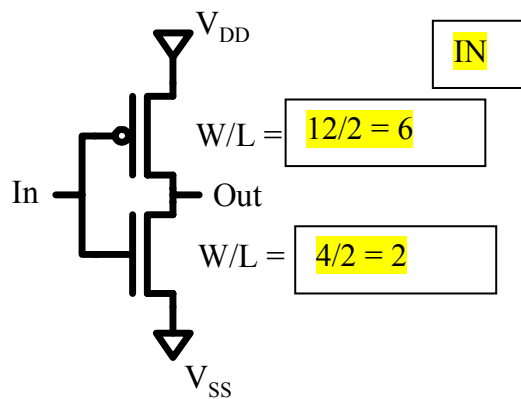
<p>Doorsnede a-a': (zie slide 2.22)</p>	<p>Doorsnede b-b': (zie Figure 2.9b in boek van Rabaey, Field oxide ook in slide 2.21)</p>
---	--

Opgave 2.2

Beschouw nevenstaande layout van een invertor.

a. Teken hieronder de doorsnedes langs A-A', B-B' en C-C en D-D' (antwoorden volgen uit slides 2.21 en bijbehorende slides, en uit figuur 2.9 van het boek van Rabaey)

b. Geef in het equivalente transistorschema hieronder aan wat de W/L verhoudingen van de transistoren zijn. (De bovenste transistor in de layout is de p-transistor, en de onderste in de layout is de n-transistor.)



c. Geef in de layout hiernaast aan waar zich de aansluitingen (uit het schema hierboven) In, Out, V_{DD} en V_{SS} bevinden.

<p>Doorsnede A-A':</p>	<p>Doorsnede B-B':</p>
<p>Doorsnede C-C':</p>	<p>Doorsnede D-D':</p>