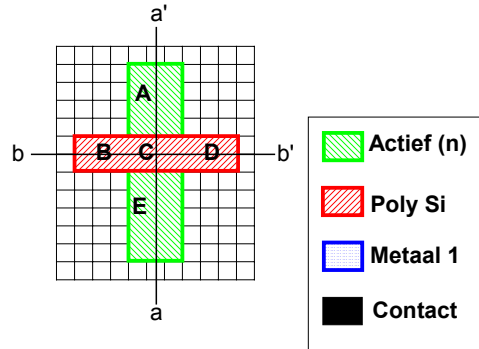


Oefenopgave. Module 2. Process

Opgave 2.1

Zie onderstaande lay-out van een transistor.

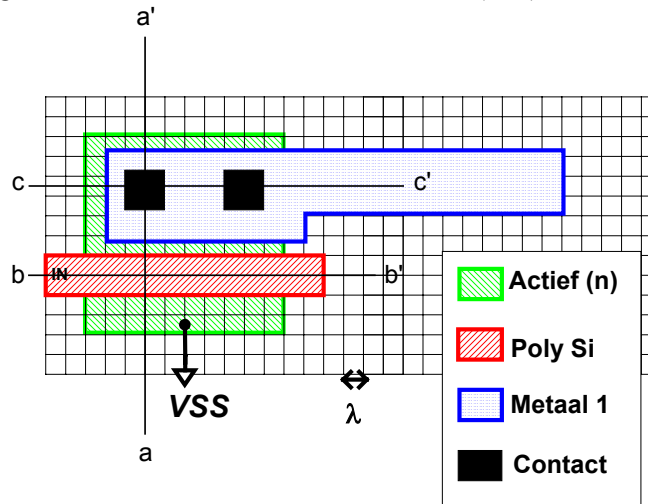
- Geef voor ieder van de aansluitingen gate, source, drain aan uit welke letters A-E (zie de layout) het gebied bestaat.
G:
S:
D:
- Teken een doorsnede langs a-a' en b-b'



Opgave 2.2

Gegeven bijgaande layout van een NMOS transistor

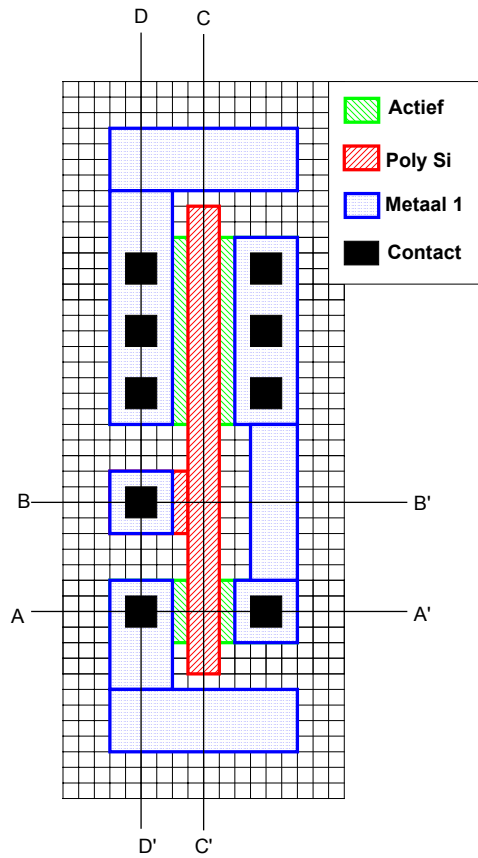
- Teken de doorsnedes a-a', b-b' en c-c'
- Wat zijn de lengte en breedte van de NMOS transistor (in λ)?



Opgave 2.3

Zie bijgaande layout van een CMOS inverter

- Teken doorsnedes langs A-A', B-B' en C-C'
- Welke van de twee transistoren is (vermoedelijk) de P-MOS transistor (waarom?)
- Teken voor deze keuze de layout van de N-well.
- Geef in de layout aan waar de Vss en Vdd aansluitingen zitten.
- Teken het transistor schema, met l/w ratio's



Opgave 2.4

Gegeven onderstaand stick diagram (met legenda). Metal 2 wordt niet gebruikt. Teken het transistorschema.

